

序號					課程名稱	Nyquist-rate ADCs design			
課程類型	☒ 自辦成果評量班 ☐ 學分班 ☐ 認證班 ☐ 企業包班，企業名稱								
課程領域	☒ IC 設計 ☐ IC 製造 ☐ IC 封裝 ☐ IC 測試 ☐ 醫療電子 ☐ 綠能電子 ☐ 4C 電子 ☐ 其他								
課程天數	2				上課時段	每天 6 小時			
是否上機	否				上機時數	0			
訓練對象	混合訊號 IC 設計工程師、晶片佈局設計工程師、或相關產業人員。				課程介紹	本課程介紹三種常見 Nyquist-rate ADC 的架構：Pipeline、SAR 及 Time-interleave，將教授基本特性、規格、理論、誤差、進而比較各種電路架構之優缺點及應用，使學員知道選擇不同架構之時機及設計時所需的基本知識。			
課程設計說明	本課程內容可協助學員使用 CMOS 元件，掌握三種常見 Nyquist-rate ADC 架構，包括 Pipeline、SAR 及 Time-interleave。探討其優缺點及不同應用時的取捨。除了因應不同應用時的取捨外，近年來晶圓廠 CMOS 製程的演進及大量低電源電壓低功耗的需求，也使得不同架構的選擇更顯重要。								
師資	類型	姓名	年齡	身分證/護照號碼	最高學歷	經歷	專長	著作/論文/專利	
	課程講師	陳信樹			博士	http://cc.ee.ntu.edu.tw/~hs.chen/advisor.html	類比及混合信號積體電路設計	http://www.ee.ntu.edu.tw/publist?id=85	

課程
大綱

1. Fundamentals of analog-to-digital converters (ADCs) (3 hours)

- Introduction
- Ideal ADC
- Quantization error in ideal ADCs
- Performance metrics
 - ◆ Resolution and Offset/Gain error
 - ◆ INL and DNL
 - ◆ Jitter
 - ◆ Dynamic range and PSNR
 - ◆ SFDR and THD
 - ◆ Speed
 - ◆ FOM

2. Pipeline ADC design (3 hours)

- Introduction to Pipeline ADC
- S/H and OPAMP design
- MDAC
 - ◆ Capacitor Matching
 - ◆ Settling Time
- Sub-ADC
 - ◆ Comparator Offset
 - ◆ Digital error correction
- Speed Bottleneck of Pipeline ADC
 - ◆ High-Speed Techniques
 - OPAMP-less
 - Low gain-bandwidth OPAMPs
- Design Example

3. SAR ADC design (3 hours)

- Introduction to SAR ADC
- DAC
 - ◆ Capacitor Matching
 - ◆ Settling Time
 - ◆ Average Switching Energy
 - ◆ S/H or DAC Sampling
- Comparator
 - ◆ Offset
 - ◆ Comparison Time
 - ◆ Asynchronous
- SAR Logic
- Error Correction / Redundancy
- Speed Bottleneck of SAR ADC
 - ◆ High-Speed Techniques
- Design Example

	4. Time-interleave ADC design (3 hours) ■ Introduction to Time-interleave ADC ■ Channel Mismatches with Calibrations ◆ Offset mismatch ◆ Gain mismatch ◆ Skew mismatch ■ One or Two Rank THA (or S/H) ◆ Group technique ■ Design Example
課程 評量 方式	筆試方式評估學習成效